



# Efinix® Trion® FPGA 概要

Efinix Trion® プログラマブル・プラットフォームは、Efinix® Quantum™ テクノロジを基盤としており、従来の FPGA 製品に比べて、パワー・パフォーマンス・エリアで大きな優位性があります。Trion FPGA は、Quantum テクノロジを用いて構築されたプログラマブル・ロジックとルーティング・ファブリックを特徴としています。ファブリックの周りに I/O インタフェースを配置し、小型化を図り、多くのモバイルや IoT のような大量生産アプリケーション等に最適です。また、ロジックおよびルーティングに加え、ファブリックには、内蔵メモリおよび乗算器ブロック (または DSP ブロック) が含まれています。

図1 Trion FPGA ブロック図

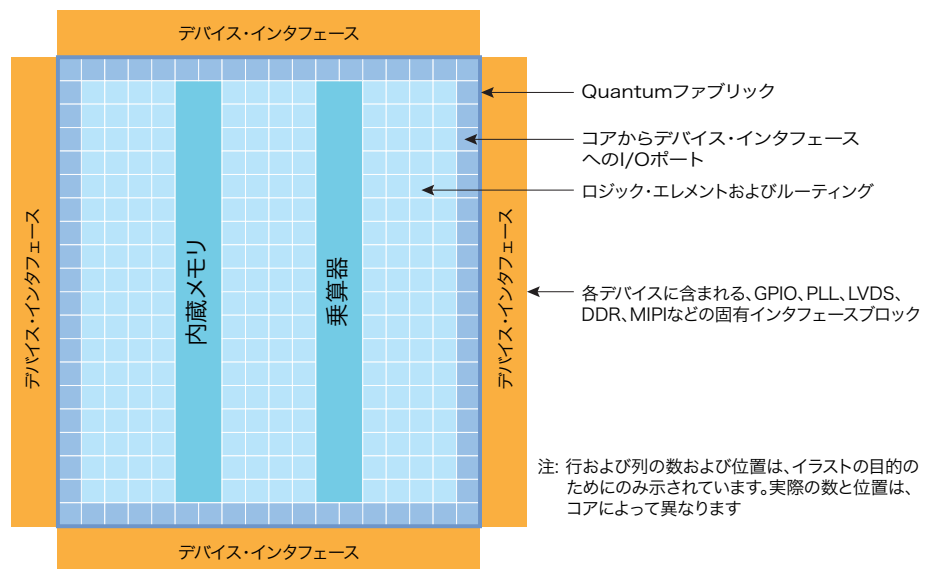


表1 Trion のリソースとインタフェース

特徴	T4	T8	T13	T20	T35	T55	T85	T120
ロジック・エレメント (LEs)	3,888	7,384	12,828	19,728	31,680	54,195	84,096	112,128
マスク・プログラマブル・メモリ	√	√	√	√	—	—	—	—
内蔵メモリ ビット (kb)	77	123	727	1,044	1,475	2,765	4,055	5,407
18x18 乗算器	4	8	24	36	120	150	240	320
PLL	1	1	5	5	6	8	8	8
最大GPIO(1)	59	59	213	213	200	388	388	388
LVDS (RX + TX)	—	—	13	13	20	56	56	56
DDR3/LPDDR3 (1066 Mbps)	—	—	—	x16	x16	x32	x32	x32
MIPI DPHY (4レーン) および MIPI CSI-2 コントローラ	—	—	2 RX 2 TX	2 RX 2 TX	2 RX 2 TX	3 RX 3 TX	3 RX 3 TX	3 RX 3 TX

(1) LVDS と DDR インターフェイスは専用の I/O を持つので、最大 GPIO はそれらのインタフェースの I/O カウントを含みません。さらに、デザインが LVDS を使用しない場合は、その専用 I/O を GPIO として使用できます。

Trion プラットフォームは、SMIC の 40nm LL プロセスにより製造され、4K~120K ロジック・エレメント (LE) の集積度で用意されており、GPIO、PLL、発振器、MIPI、DDR、LVDS などの標準インターフェイスが含まれています。Trion FPGA は汎用カスタム・ロジック市場 (モバイル、IoT、一般コンシューマ、産業、医療など) をターゲットにしているほか、エッジデバイスでの深層学習やコンピュータ・アクセラレータといった急成長しているマーケットもサポートします。

## 標準 I/O インタフェース

Trion FPGA は、以下のインタフェースをサポートします。

- **MIPI** - MIPI D-PHY (4レーン) および CSI-2 コントローラは、ハード IP として実装され、PHY 当たり最大 6 Gbps です。MIPI CSI-2 は、低電力、低コストを実現し、ロイヤルティ無償での容易な実装が可能です。
- **LVDS** - 最大 800 Mbps の LVDS データレートをサポートします。
- **DDR** - DDR3、LPDDR3、および LPDDR2 をサポートし、最大 1066 Mbps の DDR 信号レート、最大 51.2 Gbps の帯域幅で使用可能です。ハード IP として実装された DDR 専用 PHY およびコントローラは、低電力、低コストで、容易にメモリインタフェースの実装が可能です。

## マスク・プログラマブル・メモリ (MPM)

T4、T8、T13、および T20 FPGA にはオプションの MPM が装備されています。この機能は、FPGA のコンフィギュレーションを外部シリアル・フラッシュデバイスの代わりに、オンチップ MPM を使用します。

このオプションは、超小型のフォームファクタや低コストを必要とするシステムのためのものであり、大規模量産時に望ましくない外部シリアル・フラッシュデバイスを取り除くことが可能です。MPM は、工場出荷時に実施する 1 回限りのプログラム オプションで、MPM を有効にするため、お客様の設計データをマスク化する作業が発生するため、別途開発費を必要とします。

## Efinity ソフトウェアサポート

Efinity® ソフトウェアは、RTL 設計からビットストリーム生成 (論理合成、配置配線、タイミング解析、デバッグを含む) までの完全なツールフローを提供します。ソフトウェアは、グラフィカル・ユーザー・インターフェイス (GUI) を備えており、プロジェクトの設定、ツールフローの実行、および結果表示などを直感的に操作することが可能です。また、コマンドライン・フローと Tcl コマンド・コンソールもサポートしており、System Verilog、Verilog HDL、および VHDL 言語が使用可能です。ソフトウェアで生成されたビットストリーム・ファイルは、Trion デバイスのコンフィギュレーションで使用します。

## 供給状況

現在、T4 ~ T120 の FPGA は量産出荷中です。Trion FPGA 評価ボード、サンプルパックは、販売代理店もしくはオンラインストア ([www.efinixinc.com/shop](http://www.efinixinc.com/shop)) より購入いただけます。

表2パッケージオプション

特徴	ピッチ (mm)	サイズ (mm)	GPIO	PLLs	LVDS Pairs TX, RX	MIPI RX, TX	DDR DRAM	T4	T8	T13	T20	T35	T55	T85	T120
49ボール FBGA	0.4	3x3	33	1				✓	✓						
80ボール WLCSP	0.4	3.6x4.5	33	3		1, 1					✓				
81ボール FBGA	0.5	5x5	55	1				✓	✓						
144ピン LQFP	0.5	20x20	97	5	6, 6				✓		✓				
169ボール FBGA	0.65	9x9	73	5	8, 12	2, 2				✓	✓				
256ボール FBGA	0.8	13x13	195	5	13, 13					✓	✓				
324ボール FBGA	0.65	12x12	130	7	20, 26	2, 2	x8, x16				✓	✓	✓	✓	✓
400ボール FBGA	0.8	16x16	230	7	20, 26		x8, x16				✓	✓			
484ボール FBGA	0.8	18x18	256	8	40, 40		x16, x32						✓	✓	✓
576ボール FBGA	0.65	16x16	278	8	52, 52	3, 3	x16, x32						✓	✓	✓